

総説論文

MRAM 型構造の作製と磁気特性

キャロライン A. ロス,* 原谷 進,** フェルナンド J. カスターノ*
バーンハード ヴォゲリ,* 住田 成和**

Fabrication of MRAM-type Structure and Their Magnetic Properties

Caroline A. ROSS†, Susumu HARATANI††, Fernando J. CASTANO†
Bernhard VÖGELI† and Shigekazu SUMITA††

Abstract

The characteristic points of MRAM are compared with those of DRAM, Flash memory, SRAM, and FeRAM. The differences in PSV-MRAM and MTJ-MRAM are discussed in terms of the directions of sense current, CIP or CPP, and connections of CMOS with MR elements. An MRAM-type structure was accomplished with three layers of PSV element, NiFe soft layer (6nm)/Cu non-magnetic layer (3-6nm)/Co hard magnetic layer (4nm) on Si-wafer. Each PSV element of 80nm X 150nm was sandwiched by a sense line and a word line at the intersection of these lines. Furthermore, switching phenomena, which were observed in magnetic hysteresis loop by using PSV thin films, are also discussed along with the size limitation of PSV dots.

Key Words : MRAM, PSV, MTJ, Sense line, Word line, Switching Phenomena

1. はじめに

21世紀初頭の現在, 日米欧を中心とするハイテク企業, 大学, 官公庁は, 半導体技術を基礎とした最先端のエレクトロニクス部品, 情報機器, PC, 自動車, 等の技術開発に鎗を削っている。事実, トランジスタの発明以来, Si 基板への高集積化と微細加工技術は著しく進歩してきた。本論文の主題である記録技術分野においては, 新しい磁気記録の原理¹⁻³⁾に基づいて MRAM (Magnetic Random Access Memory) を作製できる技術水準にまで達してきた点が特筆に値する。MRAM の原理は1980年代に提唱されていたものの, その実現には最先端ナノテクノロジー技術が開花してゆく21世紀まで待たねばならなかった。すなわち前世紀に開発された基礎的な記録技術による, ビデオテープ, フロッピーディスク, 光ディスク等を経て, 次世代の固体メモリとして, 磁性体の電子伝導や半導体スピンをとも利用するというメゾスコピック系の登場である。^{4,5)} 典型的な例は, 伝導電子の平均自由行程よりも十分に短い周期構造を持つ人工格子において, 界面のスピン依存による電子散乱が電気抵抗に寄与する巨大磁気抵抗 GMR (Giant Magneto-Resistance) の発現である。この磁気抵抗効果の発展形態に位置付けられる新規メモリが MRAM であると考えてもよい。また MRAM はスピネレクトロニクス分野の代表格である。換言すると, 金属人工格子における GMR 効果⁶⁾の流れをうけ, 半導体の電子準

位に基づく荷電の制御に加えて, 電子スピンをも制御する, スピントネル接合における磁気抵抗 TMR (Tunneling Magneto-Resistance) の際立った応用例が MRAM である。

こうした背景をもとに, 本論文は MRAM の基礎から出発して, 最先端の MRAM 開発について具体的に議論することを目的とした総説である。MRAM 型構造を実際に作製する事例として, MIT & TDK MRAM 研究開発チームのデータを中心に紹介する。⁷⁻¹⁰⁾

2. MRAM の基礎

2.1. MRAM と他のメモリとの比較

表1はMRAMの特長を, DRAM, Flashメモリ, SRAM, そしてFeRAMと比較して, 簡潔にまとめたものである。MRAMは不揮発性メモリであり, この点FlashやFeRAMとならび優れている。これに対してDRAMとSRAMは揮発性メモリであるために, 常に電力をかけておかなければ記憶データが失われるという欠点をもつ。このためDRAMを用いたPCでは, スタート時にハードディスクからメモリ転送が必要であり, 始動に時間を要する。対照的に不揮発性メモリのMRAMをPCのメインメモリへ応用することにより, 瞬時にPCが使用可能となる。読み書き時間の点ではMRAMが10-50 (nsec) とDRAMやSRAMなみに高速である。これに対して, 強誘電体セラミックスを用いたFeRAMではドメイン構造に基づく誘電体の反転現象や薄膜での残留分極の低下に課題が残されている。¹¹⁻¹³⁾ またFeRAMのセラミックスが還元雰囲気中では安定しにくい点, 半導体プロセスとの組み合わせを難しくしている。単位セル面積の比較ではSRAMがやや大きなものとなり, 高集積化には有利でない。書き換え可能回数(または寿命, 信頼性)の項目では, MRAMがDRAMとSRAM並みの10¹⁵回と安定している。これに対してFlashとFeRAMの書き換

平成13年11月28日受付

* マサチューセッツ工科大学,

アメリカ合衆国マサチューセッツ州ケンブリッジ

** TDK(株)

〒272-8558 千葉県市川市東大和田 2-15-7

† Massachusetts Institute of Technology, Cambridge, MA, 02139 USA

†† TDK Corporation, Ichikawa, Chiba 272-8558 Japan

E-mail: ssumita@mb1.tdk.co.jp

Table 1 Comparison of MRAM with other memories

	MRAM	DRAM	Flash	SRAM	FeRAM
Non-Volatile ^{A)}	OK	NG	OK	NG	OK
Re-Writing Speed	10-50nsec	50nsec	20 μ sec ^{C)}	10nsec	100-130nsec
Reading Speed	10-50nsec	50nsec	20-110nsec	10nsec	100-130nsec
Area of Cell ^{B)}	> 1	1	0.8	4	1.3
Read/Write Time	10 ¹⁵	10 ¹⁵	10 ⁵	10 ¹⁵	10 ¹²
Power Consumption	10-400mW	400mW	100mW	1100mW	2mW

A) OK: Non-Volatile NG: Volatile

B) Relative values when the area of DRAM equals one.

C) Writing speed only.

え可能回数は、それぞれ 10^5 回と 10^{12} 回であり十分な寿命保証が難しい。消費電力の点はFeRAMが優れており、MRAM、Flash、DRAMがこれに続く。TMR-MRAMの場合、TMRを室温で成形でき、また記憶素子サイズを小さくしてもTMR値が変化しないことが、DRAMやFeRAMにない有利な点である。

さらなるMRAMの長所として、読み書きにヘッドのような可動部分が必要ではない点が強調される。⁷⁾すなわちMRAMは、磁気記録を電氣的に読み書きする不揮発性磁気固体メモリである。現時点での予想では、MRAMの量産化は2004年頃である。これらを総合的に鑑みると、不揮発磁気固体メモリのMRAMが半導体メモリに置き換えられる、あるいは表1に示した異なる種類のメモリの用途に対して、棲み分けの可能性が浮上してきた。

2.2. MTJ (TMR) vs. PSV (GMR)

MRAMの記憶素子は大きくふたつに分類される。すなわち巨大磁気抵抗GMRを用いたPSV (Pseudo Spin Valve) 型の素子と、大きなトンネルMR (Magneto resistive) つまりTMRを用いたMTJ (Magnetic Tunneling Junction) 型の

素子である。図1は両者の異なる基本概念を視覚化したものである。¹⁴⁾磁場をMRAMを構成している平面内に向けたときに、MTJではこの平面に対して垂直にセンス電流が流れるCPP (Current Perpendicular to the Plane) である。一方、同じ磁場方向を与えると、PSVではセンス電流がこの平面内に流れるCIP (Current In Plane) である。代表的な組成は、MTJがNiFe/Al₂O₃/Coであるのに対して、PSVはNiFe/Cu/Coが挙げられる。つまり両者のMRAM記憶素子としての基本構造において、上下ふたつの磁性層が非磁性層をサンドイッチ状にはさむ3層構造である点は共通しているものの、MTJが非磁性層としてAl₂O₃に代表される絶縁体を用いるのに対してPSVがCuなど導電性の金属を非磁性層に用いるところに各々の特徴がある。MTJでは、安定したトンネル電流を生じさせるために、このAl₂O₃をわずかに数原子層の厚さでコントロールすることが求められている。¹⁵⁾これはMTJの製造歩留まりを向上させることへの難しさの一因となっている。これがMTJよりも作製の容易なPSVが記憶素子として基礎実験に用いられることが多くあった理由のひとつである。実際この分野の研究開発の進歩は著しく、MRAM^{4,5,7-10,16-21)}は勿論のこと、パターンメディア²²⁻²⁴⁾やこれらの前身とも言うべき人工格子^{14,25,26)}、MRセンサなどの応用例²⁷⁾およびそれらを作製するリソグラフィ技術^{28,29)}、構造解析³⁰⁻³²⁾、磁区ドメインの微視的挙動と磁気特性³³⁻³⁶⁾に数多くの知見が得られるようになってきた。

MTJとPSVの特長比較において、第1の重要な点は、MR (Magneto-Resistance) 比の違いにある。MTJのMR比が50%ほどを見込めるのに対して、PSVは最大でもわずか5%程度だと考えられている。^{7,16)}従って、MR比の観点から鑑みる限り、MTJの方がPSVよりもMRAMの記憶素子として優れていると言える。

第2点として、データの読み書きに必要なトランジスタ、すなわち記憶素子のセル選択用のスイッチとして働くCMOS

MTJ vs. PSV

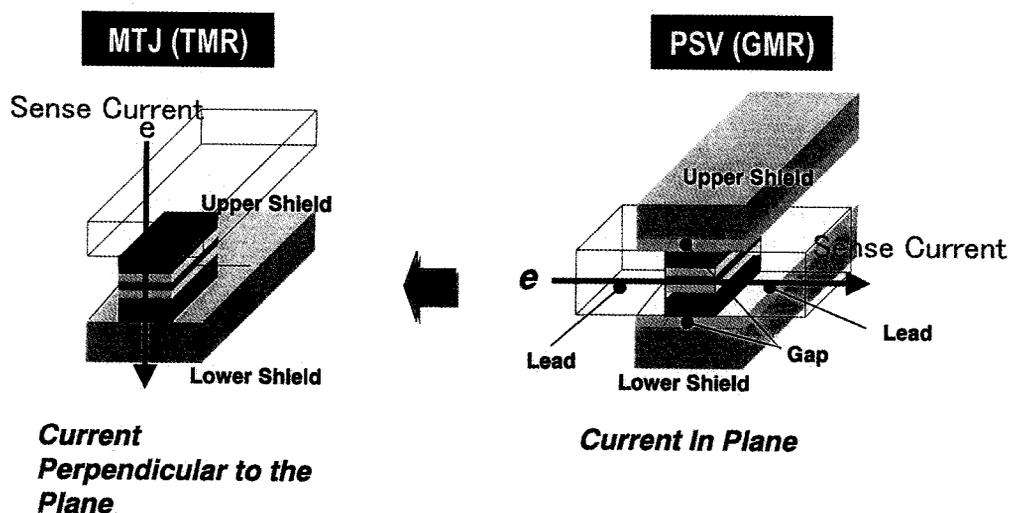


Figure 1 Comparison of MTJ (TMR) and PSV (GMR). Sense current of MTJ passes perpendicular to the plane (CPP), while that of PSV does in plane (CIP).

(Complementary Metal Oxide Semiconductor) と MRAM 記憶部分との接続に関しても、大きな違いが生じる。MTJ は CPP であるが故に、平面上に作製した MTJ 記憶素子の垂直方向に CMOS を接続させなければならない。このため MTJ 素子のひとつひとつの下部と CMOS とを 1 対 1 に接続する必要が生じるため、CMOS の数は記憶素子の数と同じだけ必要となる。これは MRAM の高密度化において、MRAM の大きさを規定する要因が、記憶素子ではなく、むしろトランジスタである CMOS の大きさで決まってしまうという短所に結びつくことになる。また多数個の MTJ では記憶素子の抵抗が高く、セルを直列には繋ぐことが出来ない。

一方 CIP である PSV では、電流が流れる平面上につくられた PSV 素子の端部、すなわち PSV を x 方向と y 方向に挟み込んでいるワード線とセンス線の端部に CMOS を取り付ける構造をとる。つまり PSV では記憶素子に電流を流すことが可能であるため、セルを直列に繋ぐことができる特長がある。簡単のため、縦と横が 100 本ずつのワード線とセンス線からなるシンプルな MRAM を仮定してみよう。この場合、PSV では MRAM 構造の平面上の縦と横に $100+100=200$ 個の CMOS が必要であるのに対して、MTJ では全ての素子に対して $100 \times 100 = 10,000$ 個もの CMOS が必要である。この例では MTJ では PSV の 50 倍もの CMOS が不可欠であり、一見 PSV が有利なように思われる。しかしながら、PSV 記憶素子ではハード層への記録と小さな電気抵抗の特質から、必然的に大きな電流を要する弱点をもつ。従って、MTJ と PSV の MRAM 応用への長所短所の議論は、それほど単純ではない。こうした二律背反する条件下におかれ、MRAM の研究開発は MTJ と PSV がそれぞれに行われているのが実情である。現時点では第 1 点の MR 比の違いが支配的であり、将来の MRAM は MTJ が中心になっていくものと考えられる。⁷⁾

2.3. MRAM 読み書き動作の原理

図 2 に MRAM の読み書き動作の原理を示す。ここでは簡略化のためにセンス線を略してワード線のみを描いているが、実際の MRAM では記憶素子がワード線とセンス線の交点に

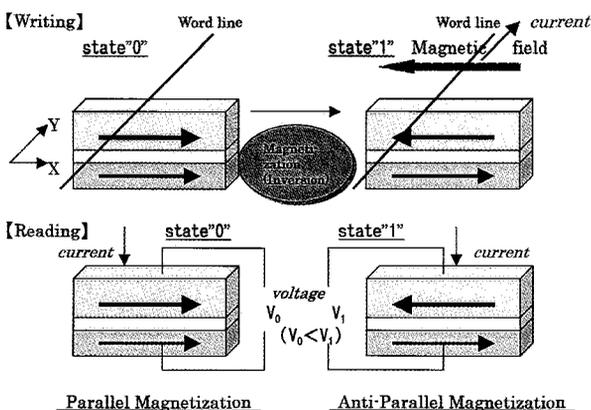


Figure 2 Principle of MRAM read/write method. For simplicity only a word line is illustrated. In a real MRAM sample, an MRAM element is located at each intersection of a word line and a sense line.

位置する構造をもつ。左上は二つの磁性層の磁化方向が平行（“0”の状態）である。ここで右上のように電流線に矢印の方向に電流を流すことにより時計回りの磁界が発生し、上の磁性層が磁化反転を起こし、磁化の向きは反平行（“1”の状態）となる。実際には、ワード線とセンス線に流した電流磁場が合成磁場を発生させ、この磁場は角度 90° で交わる両方の線を x 軸 y 軸としたときに描かれるアステロイド曲線の関数で与えられる。つまり、センス線とワード線に電流を流した場合、両者の交点に位置する記憶素子のみが磁化反転によりデータを記録するが、この交点以外では片方の線にのみ電流が流れているために、反転磁場が小さくデータの書き込みが行われない。この時、x と y 方向の電流によってつくられる磁場は、Hk を異方性磁界とすると、

$$H_k^{2/3} = H_x^{2/3} + H_y^{2/3} \quad (1)$$

で与えられる。ここで、記録層の飽和磁化を M_s 、一軸性の磁気異方性エネルギーを K_u とすると、

$$H_k = 2K_u/M_s \quad (2)$$

である。なお PSV の場合、保磁力の大きいハード層 (Co) に書き込みを行い、保持力の小さいソフト層 (NiFe) のスピンを反転させて読み出す。一方 MTJ ではひとつの磁性層のスピンを固定 (ピンニング) しておき、ソフト磁性層に書き込む。従って、読み出しの際にスピン反転は不要である。

データの読み出しは、磁化が平行のときの電気抵抗が、反平行のそれよりも小さいことを利用して、“0”と“1”とを読み分ける。この物理現象は PSV の場合、伝導電子の散乱がスピんに依存していること、MTJ の場合ではトンネル電子のコンダクタンスがスピんに起因していることにより説明される。^{4,5)} MTJ において、ふたつの磁性層のスピンの分極率を P_A , P_B とすると、その TMR 効果は、

$$\text{TMR} = 2P_A P_B / (1 - P_A P_B) \quad (3)$$

であることが知られている。自由原子中の 3d 電子は、経験的なフントの規則下でパウリの排他原理に従う限り、磁気的に分極している。これは金属化合物中でも成り立つ。³⁷⁾ 例えば、CoFe 合金のように P 値が 0.5 近傍の場合、(3) 式の TMR は 66% 程度である。これは、小さな印加電圧のもとで、フェルミ準位に近い電子のみがトンネルに寄与する場合、実験値を上手く説明できる。¹⁶⁾ 実際、CoFe 合金における TMR 実験値 49% が報告されている。³⁸⁾ なお MTJ は抵抗が高いために、小さな読み出し電流で、より大きな出力が得られという利点がある。

3. MRAM 型構造の作製

3.1. 微細パターンの作製と構造観察

理論だけにとどまらず、実際に MRAM 型構造を作製するためには、先ず Si 基板上に PSV や MTJ の記憶素子を作る基本技術を確認しなければならない。その典型的な例が、図 3 (a) に示す MIT の Y. Hao 等のパターンメディア作製を狙った薄膜技術である。³¹⁾ Step 1 では、4 インチの Si-wafer 上に ARC (Anti Reflection Coating) 膜をつくり、その上に SiO_2 続いて NPR (Negative Photo Resist) を成膜する。これを IL (Interference Lithography)^{22, 23, 28, 29, 39)} を用いて露光させるこ

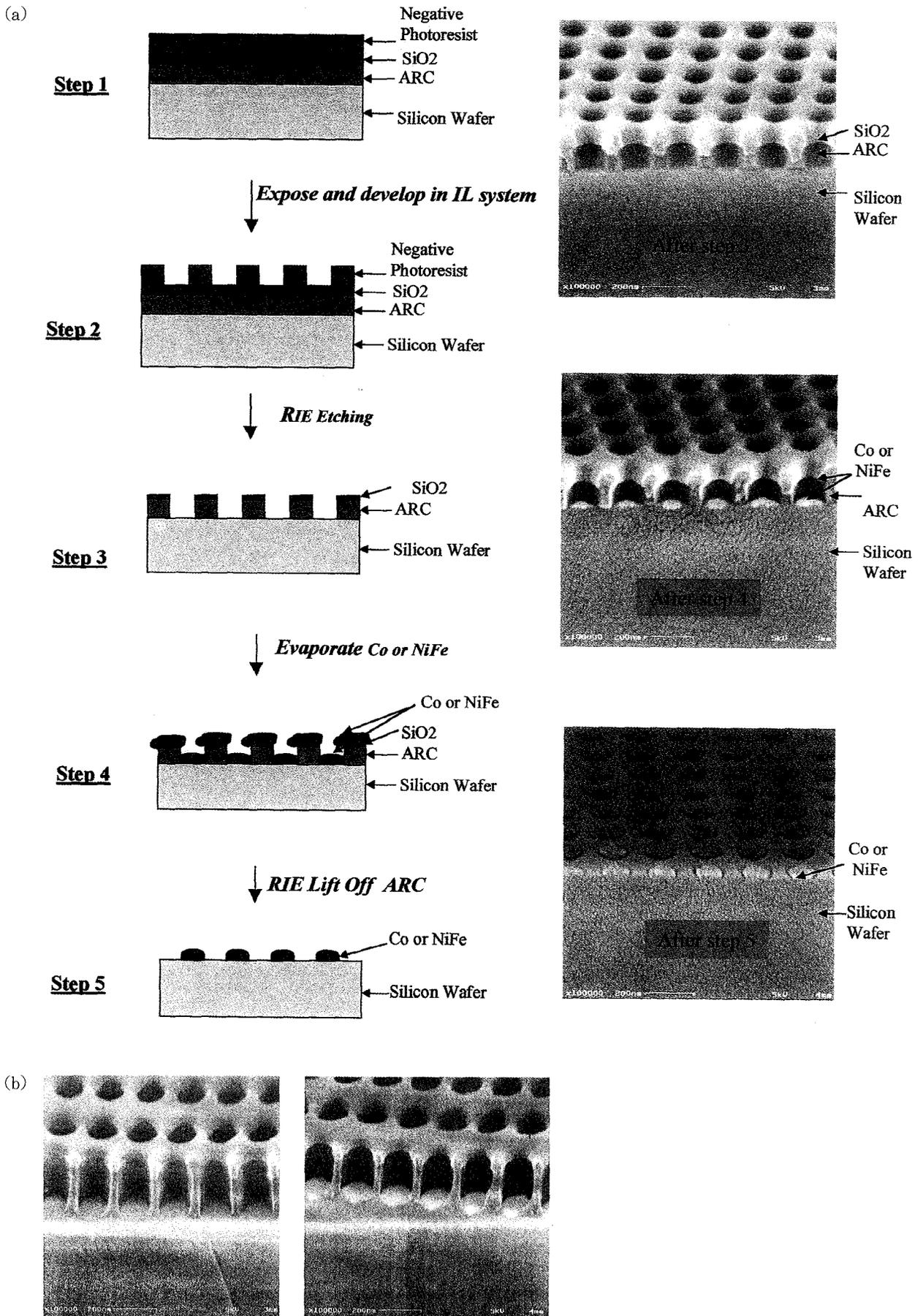


Figure 3. (a) Fabrication of Co or NiFe dots on Si-wafer. (b) Magnified SEM of Co or NiFe dots. These photomicrographs show the step 3 and 4 in Fig. 3 (a).

とにより Step 2 のように NPR にパターンを刻むことができる。ここで RIE (Reactive Ion Etching) により、 SiO_2 と ARC に同じパターンを移す。続いて記憶素子の構成元素膜を蒸着によって作製する。ここでは PSV 記憶素子の Co ハード磁性層と NiFe ソフト磁性層の作製例を示した。さらに不要部分の ARC および SiO_2 を lift off により除去して、Si-wafer 上に整然と並んだドット形状を完成させた。図 3 (a) の SEM 写真は Step 3-5 の変化を観察したものである。

図 3 (b) は Step 3 から 4 へ進む際に、記憶素子が作製される前後の変化を 10 万倍の高倍率 SEM で観察した顕微鏡写真である。ARC と SiO_2 でつくられた円形孔の中にドットがつくられている様子が一目瞭然である。この例では、それぞれのドットは 200nm 間隔に配列されている。このように精度良く Co や NiFe のドットを作製する基礎技術のひとつを完成させた。これはパターンメディア作製等には有力な手法ではある。しかしながら、MRAM の 3 層構造の記憶素子作製、そして更に最先端の MRAM 型構造の作製には、次項に記すより優れたナノテクノロジーが不可欠である。

3.2. 記憶素子の作製

図 4 は MRAM 型構造を作製するための最適プロセスを、ステップごとの走査電子顕微鏡写真で示したものである。このプロセスでは厚めの SiO_2 を MRAM パターン刻みの開始に用いる点の特徴である。前提条件は、まず Si-wafer 上に PSV 膜を作製しておく。これは NiFe, Cu, Co の 3 層より成る薄

膜である。次に電子ビームで蒸発させた W (タングステン) と SiO_2 を、それぞれ 30nm 膜厚で直接 PSV 膜に蒸着させる。これらはハードマスクの役割を担う。この上に、スピナーコーティングを用いて 200nm 厚さの ARC 層をつくる。そして要の SiO_2 を 60nm ARC 上に作製した後、レジストが塗布される。すなわち、Si-wafer/PSV/W/ SiO_2 /ARC/ SiO_2 (60nm)/レジストの層構造が前提である。

ここで MRAM 型構造を作製するためには、図 4 (a) に示されるように、60nm の SiO_2 絶縁層に CHF_3 を用いた RIE により、縦方向に 20nm の深さの格子を刻む。さらに O_2 プラズマによりレジストを除去する (アッシング)。すなわち、図 4 (a) の表面が 60nm の SiO_2 その下の層が ARC である。続いて、同じ方法でレジスト塗布と IL 露光を行い、横方向にも 20nm 深さの格子を刻む。これにより、図 4 (b) のようにストライプ状のパターンが出来る事になる。次に CHF_3 プラズマ中で 50 nm 分の SiO_2 膜をエッチングする。この時、前述の ARC と SiO_2 との界面でエッチングが止められるため、図 4 (c) のように基部が長方形の SiO_2 ドットが ARC 層の上に残される。これはストライプ状パターンのうち全く削られていない 60nm 高さの部分が 50nm 削られて 10nm の高さになり、それ以外の SiO_2 部分が全て取り除かれるためである。続いて O_2 を用いた RIE で ARC を取り去った残りの部分が図 4 (d) である。図 4 (e) は実際に作製した長方形 PSV ドットである。ここでは幅 85nm のとき、長さを制御してアスペクト比を変えた例を示している。この手法により PSV 記憶素子のパターン構造を再現性良く造り込む事が出来た。

3.3. ワード線とセンス線

PSV-MRAM 型構造を完成させるためには、ワード線とセンス線の交点に 3 層からなる PSV 記憶素子を精度良く位置させねばならない。図 5 は、縦方向にタングステン (W) 線を用いてセンス線を作製し、その上に NiFe/Cu/Co により構成される PSV 素子を作製後、横方向にワード線を作製した実例を示している。⁸⁾ 縦方向のセンス線と横方向のワード線により

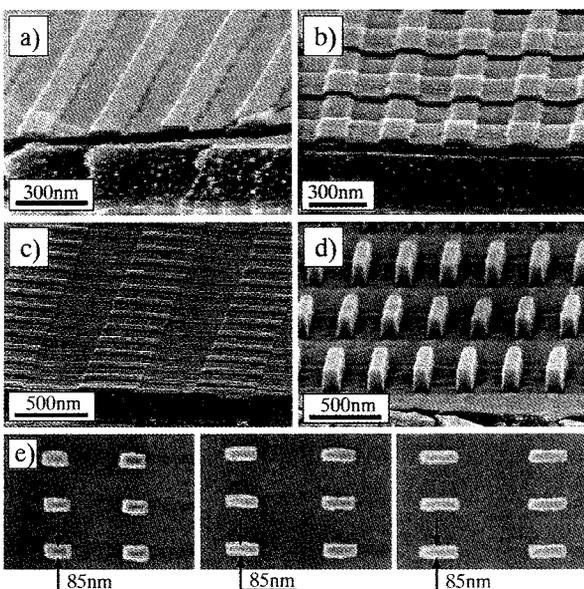


Figure 4. Scanning-electron micrographs in which (a) two gratings are subsequently exposed and etched 20nm into a 60nm thick silica layer, (b) eventually creating the stripe-pattern structure. (c) Upon etching another 50nm into the interlayer and using the ARC as an etch stop, an array of silica dots is generated. (d) The sample after etching 150nm into the ARC. The planar ARC surface allows pattern transfer into the W hard mask without over-etching the ARC-layer. (e) Uniformly shaped, rectangular PSV elements of virtually any aspect ratio can be fabricated.

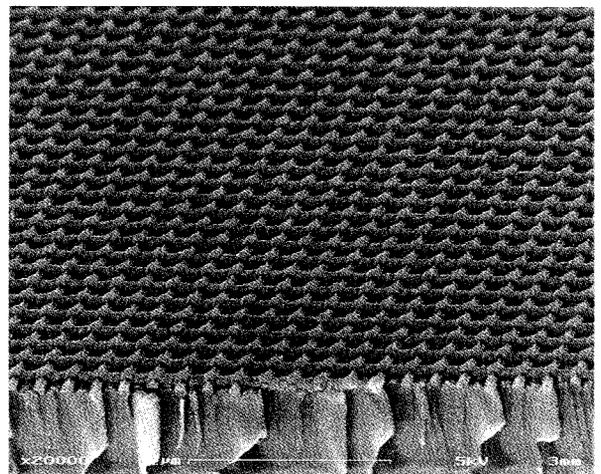


Figure 5. MRAM structure of horizontal word lines and vertical sense lines on Si-wafer. The MR elements of NiFe/Cu/Co are located at all the intersections sandwiched by word lines and sense lines.

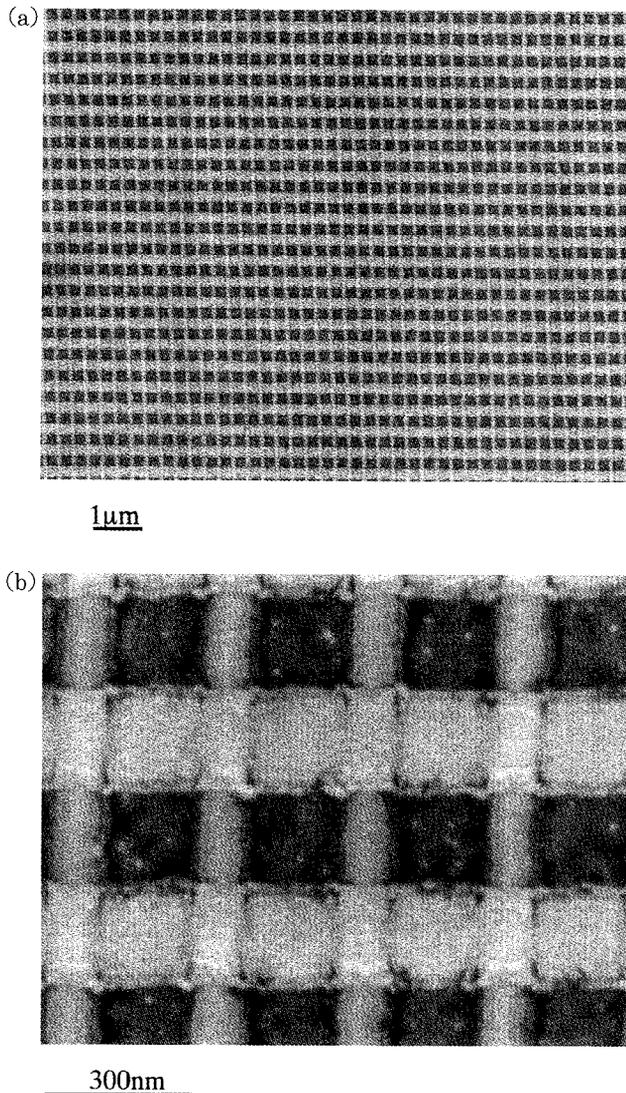


Figure 6. (a) Plan view of MRAM-type structure with horizontal word- & vertical sense lines. (b) Magnified plan view of MRAM-type structure. The period of sense lines and word lines are 300nm and 400nm, respectively.

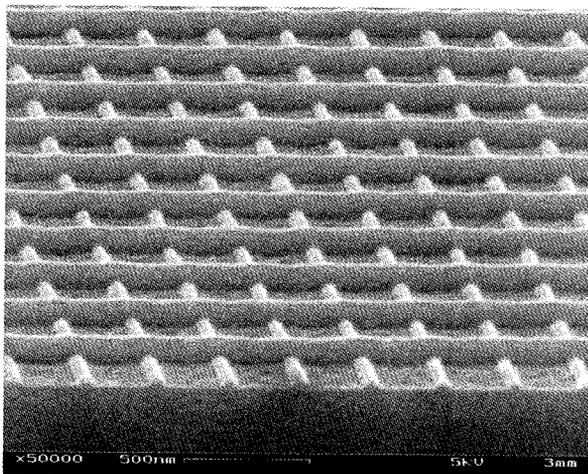


Figure 7. Improved MRAM structure. All the sense lines and word lines are nearly straight.

記憶素子がサンドイッチされるという網目状のMRAM型構造が見取れる。すなわち、この例で示される様にセンス線とワード線の交点に記憶素子部分が、それぞれ300nmと400nm周期で配置されるPSV-MRAMの磁気記録部分を実際につくることが出来た点が強調される。なお網目状のMRAM構造の基部に見られるのはSi-waferの破断面である。

図5のMRAM型構造を真上から観察すると、図6(a)に示される様に、基盤の目の様に整然とした配置が出来ていることが分かる。縦方向がセンス線、横方向がワード線である。図6(b)の拡大写真から、PSV素子の大きさは、約80nm×150nmであることが示された。今後MRAM構造の高密度化がますます進むと予想されるが、2001年初頭の段階では本データが最も緻密化が進んだMRAM型構造である。これは10Gbit/inch²オーダーの高い密度である。ただしトランジスタのCMOSが取り付けられていない状態のPSV-MRAMであるために、このままでは、まだMRAMデバイスとしては機能しない。図5では、ワード線が波状であったが、これをさらに改良して得たものが、図7である。これはセンス線のみならずワード線もほぼ直線状に改良されたワッフル形状のPSV-MRAMの作製が可能となった例である。

4. PSV-MRAMの磁気特性

4.1. ヒステリシスループとスイッチング現象

基本的なMRAM型構造の完成に続いて、次に磁気特性の評価が重要な課題である。図8にSi-SiO₂ (1m) wafer/NiFe (6nm)/Cu非磁性層 (3-6nm)/Coハード磁性層 (4nm)/Cuプロテクト層 (4nm) で構成されたPSV薄膜のヒ

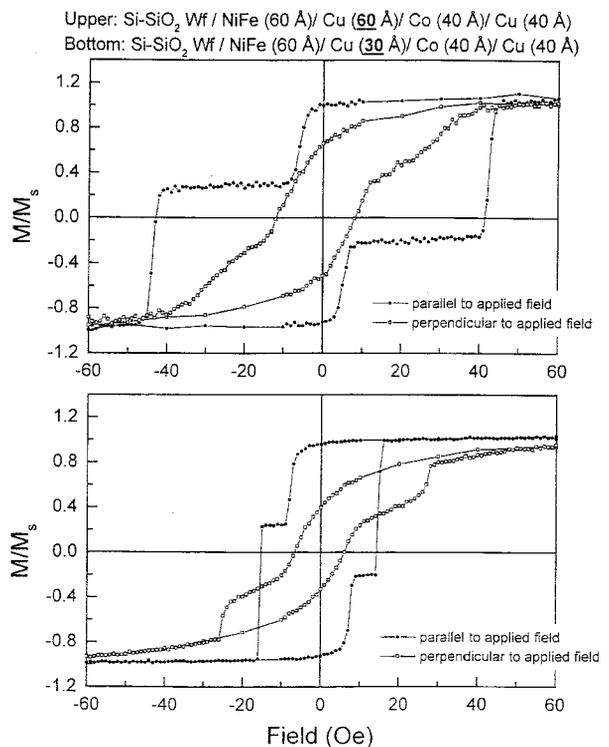


Figure 8. Hysteresis loops of unpatterned PSV thin film. Co layer switches at 45 (Oe), NiFe at 10 (Oe) in the upper data.

ステリシスループを示す。^{9,10} 一番外側の Cu (4nm) は素子の酸化を防ぐ目的でコーティングしたものであり記録には関与しない。磁場をかけた平面内でのヒステリシスループが明瞭な階段状を示すのに対して、磁場に対して垂直面ではなだらかな曲線を示した。これは図1で議論したように PSV ではセンス電流が面内で顕著に発現する。CIP であるためと考えられる。従って、この PSV-MRAM の磁気測定結果は、CIP や CPP の基礎理論を支持する具体例と言える。

図8の階段状ループは、PSV のスイッチング現象が如実に示されていることを意味している。図8上のデータにおいて、内側の 5-10 (Oe) のスイッチングはソフト層の NiFe の磁化反転を、一方、外側の 40-45 (Oe) はハード層である Co の磁化反転を示すスイッチングである。ちなみに図8上下2つのデータの比較から、非磁層の Cu の厚みを 6nm から 3nm に減少させることにより、スイッチングの挙動を変化させることが可能であることも実証した。すなわち、PSV 薄膜において、ソフト層とハード層の磁化反転に基づくスイッチング現象が観察されたことから、MRAM の PSV 記憶素子として、NiFe/Cu/Co 系は有力な PSV 素子の候補であると結論される。

一般に MR 比は物質に外部磁界が加えられたときの抵抗変

化率のことであるが、MRAM の場合は、強磁性層の磁化の向きが反平行 (状態 "0") から平行 (状態 "1") に変わったときの抵抗変化率のことと定義する。NiFe がスイッチングを起し、ソフト層とハード層の磁化の向きが非平行になった時、PSV が 0.23% の磁気抵抗を示すことが分かった。これは MR 比としては小さな値ではあるものの、このサイズとして磁気抵抗効果を示した例はこれまでは知られていない。改良を重ねた現在では、その値が 10 倍以上の約 2.4% となっている。しかしながら、PSV ではすでに議論したように 5% あたりの MR 比を超えることは難しいと考えられている。将来的には、50% 前後の大きな MR 比³⁶⁾が見込まれる MTJ-MRAM が脚光をあびるものと考えられる。

4.2. 記憶素子の小型化

記憶素子を小さく造りこんで行った際に、どこまでスイッチング現象が認められるかということは MRAM を高密度化する観点から興味ある課題である。図9に小型化した直方体 PSV とそのヒステリシスループ測定結果を示した。ここでは PSV が 90nm × 210nm, NiFe/Cu/Co 素子の厚さが 14nm の素子の例を示した。驚くべきことに、この小さな試料の磁気測定においても、スイッチング現象が観察された。しかしながら、図8のような明瞭な階段状ヒステリシスループはもはや得られなかった。特に図9では Co ハード層の磁化反転がブロードになっていることが示された。また顕微鏡観察から、これだけ小さな直方体の PSV 作製でも、ほぼ正確な長方形の PSV 素子を作ることが可能であることが示された。現作製手法におけるナノテクノロジーでは、この PSV サイズ近傍が、作製可能な限界値に近いものと考えられる。

MRAM 素子に正しくデータが読み書きされるためには、外部磁場を変化させた時に NiFe ソフト層と Co ハード層のそれぞれのスイッチングに明らかな閾値が存在することがひとつの条件となる。両者がスイッチングする領域に重なり (クロストーク) があると、正しい磁気記録データを得ることが出来ない。これを考察する目的で、図10に 100nm × 700nm サイズの PSV ドッドの部分ヒステリシスループを測定し、これを微分してガウス関数でベストフィットさせた場合のデータを示した。中央のふたつのピークは NiFe の、左端のブロードなピークは Co の、それぞれスイッチング分布を示している。本データではクロストークが近くなっていることが分かったが、これらの微分ピークが重なり合わず充分に分離されていることが望まれる。

5. まとめ

MRAM の基礎から出発して、他の代表的なメモリとの比較を行うと共に、PSV と TMR の特長について議論を進めた。MRAM の理論だけではなく、実際に 4 インチの Si ウェハ上に MRAM 型構造を作製した。これは記憶素子に PSV を選択し、その構造を NiFe ソフト磁性層 (6nm)/Cu 非磁性層 (3-6nm)/Co ハード磁性層 (4nm) とした。この記憶素子をワード線とセンス線で挟み込んだ網目状の PSV-MRAM 基本構造を完成させた。この時、記憶素子のサイズは 80nm × 150nm に高密度化させ、センス線とワード線は各々 300nm と 400nm の高密度間隔であった。さらに薄膜試料を磁気測定した結果、ヒステリシス曲線から NiFe ソフト磁性層と Co ハード磁性層のがそれぞれ独立にスイッチング現象を発現していることを見出

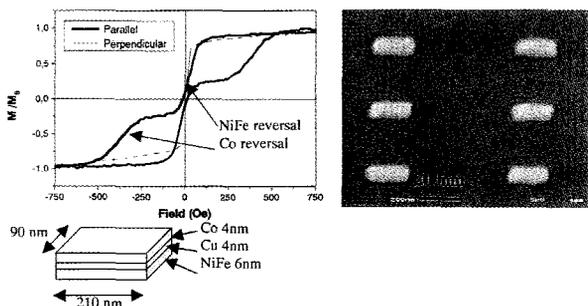


Figure 9. Hysteresis loop of 210nm × 90nm PSV rectangles and an SEM image of the sample. The layer structure is NiFe (6nm)/Cu (4nm)/Co (4nm)/Cu (4nm). The top layer of Cu is for protection against oxidization.

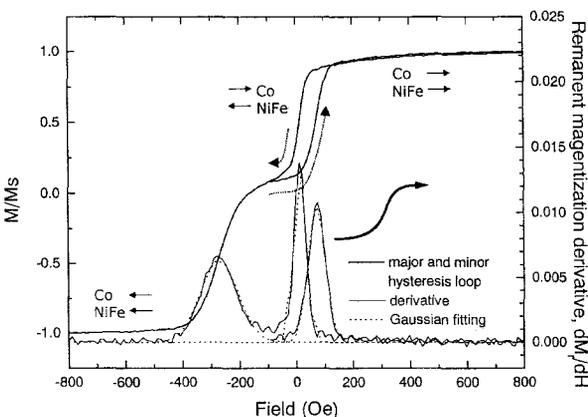


Figure 10. Major and Minor magnetic hysteresis loop and magnetization remanence derivative curve of 100nm × 700nm patterned PSV film of NiFe (6 nm)/Cu (3nm)/Co (4nm) on Si-wafer.

した。すなわち、MRAMの記録状態である、平行状態の“0”と反平行状態の“1”とを示した。PSVドットの小型化から、本研究の素子サイズが現時点におけるスイッチング現象を起こさせる限界値に近づいていると考えられる。また、NiFeとCoのスイッチングのクロストークが生じないことが肝要である。今後、PSV素子からMR特性の大きいMTJ素子への展開と、MRAMのデバイス化に必須であるCMOS半導体技術の導入によって、MRAMが具現化してゆくと考えられる。

謝辞

MITのProf. H.I. Smith, Mr. Y. Hao, Mr. M. Walsh, ならびにTDK佐藤勇武博士, 古賀啓治氏, 荒木悟博士, 林勝彦氏, とのMRAMに関する有益なディスカッションに対して, 厚く御礼致します。

参考文献

- Daughton, J., "Magnetoresistive Random Access Memory (MRAM)," NVE Bulletin, pp.1-13 (2000).
- Johnson, M., Bennett, B., and Yang, M., "Hybrid Ferromagnetic Semiconductor Nonvolatile Memory," IEEE Trans. Magn., 34 [4], pp.1054-1059 (1998).
- Schwee, L., Hunter, P., Restorff, K., and Shepard, M., "The Concept and Initial Studies of A Crosstie Random Access Memory," J. Appl. Phys., 53 [3], pp.2762-2764 (1982).
- Inomata, K., "Present and Future of Magnetic RAM Technology," IEICE Trans. Electron, Vol.E84-C, No.6, pp.740-746 (2001).
- 猪俣浩一郎, 「スピニエレクトロニクスの展開」, 日本応用磁気学会誌, 23 [7], pp.1826-1833 (1999).
- Baibichi, M.N., et al., "Giant Magnetoresistance of (001) Fe/(001) Cr Magnetic Superlattice," Phys. Rev. Lett. 61, pp.2472-2475 (1988).
- Sumita, S., "The Current Development of MRAM (Magnetic Random Access Memory)," Proc. of ICMR 2001. The 4th Int. Conf. Mat. Eng. Resour., pp.168-173 (2001).
- Vogeli, B. and Smith, H.I., "Patterning of Pseudo Spin Valve Layers for Magnetic Random Access Memories," in press, J. Vac. Sci. Technol. B. (2001).
- Castano, F.J., et al., "Magnetization Reversal in Sub-100nm Pseudo-Spin-Valve Element Arrays," Appl. Phys. Lett., 79, pp.1504 (2001).
- Castano, F.J., Hao, Y., Haratani, S., Ross, C.A., Vogeli, B., Walsh, M., and Smith, H.I., "Magnetic Switching in 100nm Patterned Pseudo Spin Valves," in press, IEEE Trans. Magn. (2001).
- Sumita, S., "Intrinsic and Extrinsic Size Effects on the Dielectric Properties of Ferroelectric Thin Films and Bulk Ceramics," Proc. of ICMR 98. The 3rd Int. Conf. Mat. Eng. Resour., Vol.1, pp.160-167 (1998).
- 住田成和, 「ペロブスカイト型構造強誘電体における粒子サイズ効果の要因」, 第45回応用物理学会, #28a-Q-1, 1998.
- 住田成和, 「強誘電体薄膜メモリ: 基本物性とサイズ効果」, 素材物性学会誌, 9 [1], pp.108-119 (1996).
- 佐藤勇武, 荒木悟, 古賀啓治, private communication, 2001.
- 荒木悟, 「フラックスガイド型TMRヘッ드의構造と特性」, 第66回電子セラミックプロセス研究会資料, 2000.
- 猪俣浩一郎, 「TMRとそのMRAMへの応用」, ibid. 2000.
- Wang, J.-Q., et al., "Fabrication of Pseudo-Spin-Valve and 100nm Size Periodic Elements for Magnetic Memory Application," J. Mat. Sci. Eng., B76, pp.1 (2000).
- Twisselmann, D.J., Farhoud, M., Smith, H.I., and Ross, C.A., "In-plane Magnetic Anisotropy in CoCrPt and CoCrTa Films Deposited onto Patterned Silicon Substrates," J. Appl. Phys., 85, pp.4292-4294 (1999).
- Daughton, J., "Magnetoresistive Memory Technology," Thin Solid Films, 216, pp.162-168 (1992).
- Pohm, A., Comstock, C., and Hurst, A., "Quadrupled Non-Destructive Outputs from Memory Cells Using Reversed Word Fields," J. Appl. Phys., 67, pp.4881-4883 (1990).
- Panning, G., et al., "Honeywell Technology and Product Overview and Plans," in Proc. of GOMAC Conference, Monterey CA, March 1999.
- Ross, C.A., et al., "Fabrication of Patterned Media for High Density Magnetic Storage," J. Vac. Sci. Technol., B17, pp.3168 (1999).
- Ross, C.A., "Patterned Magnetic Media," Annual Review of Materials Research, 31, pp.203-235 (2001).
- Qwertzan, M., "Patterned Media Could Squeeze More Data into Smaller," MPC Industry Collegiums Report, 16 [1], pp.3-4 (1999).
- Parkin, S.S.P., et al., "Oscillations in Exchange Coupling and Magnetoresistance in Magnetic Superlattice Structures: Co/Ru, Co/Cr, and Fe/Cr," Phys. Rev. Lett., 64 [19], pp.2304-2307 (1990).
- Baibich, M.N., et al., "Giant Magnetoresistance of (001)Fe/(001)Cr Magnetic Structures," ibid., 61 [21], pp.2472-2475 (1988).
- Lin, T., et al., "Exchanged Coupled Ni-Fe/Fe-Mn, NiFe/Ni-Mn and NiO/Ni-Fe Films for Stabilization of Magnetoresistive Sensors," IEEE Trans. Magn., 31 [6], pp.2585-2588 (1995).
- Smith, H.I. et al., "Soft X-rays for Deep Sub-100nm Lithography, With and Without Masks," in Proc. of Materials Research Society Meeting, Boston MA (2000).
- Saves, T.A. et al., "Properties of Large-Area Nanomagnet Arrays with 100nm Period Made by Interferometric Lithography," J. Appl. Phys., 65 [6], 6160 (1999).
- Hwang, M., Farhoud, M., Hao, Y., Walsh, M., Savas, T.A., Smith, H.I., and Ross, C.A., "Major Hysteresis Loop Modeling of Two-Dimensional Arrays of Single-Domain Particles IEEE Trans. Magn., 36, pp.3173-3175 (2000).

- 31) Hao, Y., Walsh, M., Ross, C.A., Smith, H.I., Wang, J., and Malkinski, L., " In-plane Anisotropy in Arrays of Magnetic Ellipses," *ibid.*, 36, pp.2996-2998 (2000).
- 32) Hwang, M., Abraham, M.C., Saves, T.A., Smith, H.I., Ram, R.J., and Ross, C.A., " Magnetic Force Microscopy Study of Interactions in 100nm Period Nanomagnet Arrays," *J. Appl. Phys.*, 87, pp.5108 (2000)
- 33) Ross, C.A., et al., " Micromagnetic Behavior of Conical Ferromagnetic Particles," *ibid.*, 89, pp.1310 (2001).
- 34) Ross, C.A., et al., " Incoherent Magnetization Reversal Observed in 30nm Ni Particles," *Phys. Rev. B* 62, pp. 14252 (2000).
- 35) Farhoud, M., Smith, H.I., Hwang, M., and Ross, C.A., " The Effect of Aspect Ratio on the Magnetic Anisotropy of Particle Arrays," *J. Appl. Phys.*, 87, pp.5120-5122 (2000).
- 36) Dieny, B., et al., " Magnetotransport Properties of Magnetically Soft Spin-Valve Structures," *J. Appl. Phys.*, 69 [8], pp.4774-4779 (1991).
- 37) 例えば, Ziman, M.J., *固体物性論の基礎*(第2版), pp.153, 1976.
- 38) Saito, Y., Amano, M., Nakajima, K., Takahashi, S., Sagoi, S., and Inomata, K., " Correlation between Barrier Width, Barrier Height, and DC Bias Voltage Dependences on the Magnetoresistance Ratio in Ir-Mn Exchange Biased Single and Double Tunnel Junctions," *Jap.J.Appl. Phys. Vol39*, pp.L1035-L1038 (2000).
- 39) Farhoud, M., Ferrera, J., Lochtefeld, A.J., Murphy, T.E., Schattenburg, M.L., Carter, J., Ross, C.A., and Smith, H.I., " Fabrication of 200nm period nanomagnet Arrays using Interference Lithography and A Negative Resist," *J. Vac. Sci. Technol.B* 17 [6], pp.3182-3185 (1999).